

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

11989876

Basic Patent (No,Kind,Date): JP 6258662 A2 940916 <No. of Patents: 001>

LIQUID CRYSTAL DISPLAY DEVICE (English)

Patent Assignee: SEIKO EPSON CORP

Author (Inventor): AKANUMA HIDEYUKI

IPC: \*G02F-001/136; G02F-001/1345

Derwent WPI Acc No: C 94-335734

JAPIO Reference No: 180657P000056

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
<b>JP 6258662</b>	A2	940916	JP 9341458	A	930302 (BASIC)

Priority Data (No,Kind,Date):

JP 9341458 A 930302

04586762      \*\*Image available\*\*

# LIQUID CRYSTAL DISPLAY DEVICE

**PUB. NO.: 06-258662 [JP 6258662 A]**

**PUBLISHED:** September 16, 1994 (19940916)

INVENTOR(s): AKANUMA HIDEYUKI

APPLICANT(s): SEIKO EPSON CORP [000236] (A Japanese Company or Corporation)  
, JP (Japan)

APPL. NO.: 05-041458 [JP 9341458]

**FILED:** March 02, 1993 (19930302)

**INTL CLASS:** [5] G02F-001/136; G02F-001/1345

**JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)**

**JAPIO KEYWORD:R004 (PLASMA); R011 (LIQUID CRYSTALS); R119 (CHEMISTRY -- Heat Resistant Resins)**

JOURNAL: Section: P, Section No. 1842, Vol. 18, No. 657, Pg. 56,  
December 13, 1994 (19941213)

## ABSTRACT

**PURPOSE:** To increase an opening rate and to flatten element substrates so as to obtain high-quality display free from disturbance in a liquid crystal by separating signal lines and pixel electrodes with an interlayer insulating film.

**CONSTITUTION:** A pixel driving transistor(TR) 301 and a driver circuit 303 are formed on the element substrate 301. A first wiring layer 304 including scanning lines, the pixel driving TR 302 and a gate electrode of the driver circuit 303, the first interlayer insulating film 305 and a second wiring layer 306 including the signal lines are formed at this time. The second interlayer insulating film 307 and a pixel electrode 308 are then formed and are connected to the pixel driving TR 302 through a contact hole opened in the second interlayer insulating film 307. Further, an oriented film 309 is formed. A transparent resin thin film having a high heat resistance is usable in addition to a polyimide thin film for the second interlayer insulating film 307. The signal lines and the pixel electrodes are separated by the interlayer insulating film 307, according to this constitution.

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-258662

(43)公開日 平成6年(1994)9月16日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/1345		8707-2K	

審査請求 未請求 請求項の数1 OL (全5頁)

(21)出願番号 特願平5-41458

(22)出願日 平成5年(1993)3月2日

(71)出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72)発明者 赤沼 英幸

長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

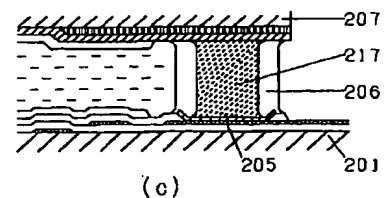
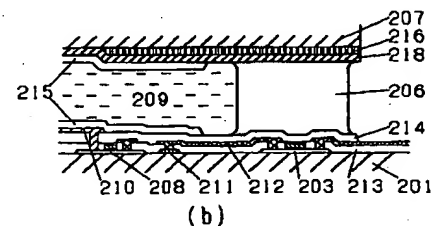
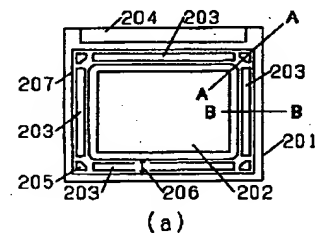
(74)代理人 弁理士 鈴木 喜三郎 (外1名)

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】 小型で開口率が大きく信頼性の高いドライバー回路一体型の液晶表示装置を実現する。

【構成】 ポリイミドで信号線と画素電極を絶縁して間隔を小さくする。ドライバー回路はシールの下に配置してシールを横切る配線数を減らす。シールの下になるポリイミドは取り除かずギャップ剤からドライバー回路を保護する。



## 【特許請求の範囲】

【請求項1】マトリクス状に配置された画素電極、前記画素電極のそれぞれに接続された画素駆動薄膜トランジスタ、前記画素駆動薄膜トランジスタに接続された一組の信号配線と一組の走査配線、さらに前記信号配線及び走査配線をそれぞれ駆動するドライバー回路を有する素子基板と、共通電極を有し前記素子基板に対向する対向基板と、前記素子基板と前記対向基板の間に封止した液晶からなるアクティブマトリクス型液晶表示装置において、前記素子基板上の画素駆動用薄膜トランジスタ、前記信号配線、前記走査配線上及び前記ドライバー回路上に有機膜が有り、前記有機膜上に前記画素電極が有り、かつ前記素子基板上の前記ドライバー回路が前記素子基板と前記対向基板を接合すると同時に液晶を封止するシール部の下にあることを特徴とする液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】本発明は2枚の基板間に封入された液晶を用いて表示を行う、ドライバー回路一体形成のアクティブマトリクス型液晶表示装置の構造に関する。

## 【0002】

【従来の技術】従来のドライバー回路内蔵アクティブマトリクス型液晶表示装置（以下、単に液晶表示装置とする）の一例を図1を用いて説明する。図1（a）は従来の液晶表示装置の概略の外観図であり、図1（b）は図1（a）のA-Aにおける縦断面図、図1（c）は図1（a）のB-B縦断面図である。素子基板101上には表示領域102、走査線及び信号線のドライバー回路103及び104、外部接続端子105が形成され、対向基板106がシール107で素子基板101に接合され、素子基板101と対向基板106の間に液晶108が封入されている。対向基板106上には共通電極109が設けられ、この共通電極109は素子基板101上のコモン端子110に導通剤111で接続されている。また、対向基板106上には遮光層112が設けられている。素子基板101の表示領域102には、画素駆動トランジスタ113が設けられ、画素電極114が画素駆動トランジスタ113に接続されている。画素駆動トランジスタ113及びドライバー回路103（104）のゲート電極と走査線を含む第1の配線層115は層間絶縁膜116で第2の配線層117と隔てられ、必要な箇所第2の配線層117と接続されている。第2の配線層117は表示領域の信号線を含み、画素電極114と同層に設けられている。第2の配線層117の上層は液晶保護絶縁膜118で第2の配線層117の信号が液晶に直接漏れるのを防ぐために設けられる。液晶保護絶縁膜118は画素電極114上は通常取り除いておく。素子基板101上と対向基板106上には更に配向膜119がある。

【0003】図1の液晶表示装置では画素電極114と

信号線（第2の配線層117）が同層にあり、短絡を避けるため有る程度の間隔を確保する必要があり、その間隔の部分は表示に寄与しない。これは液晶表示装置の高開口率化や高精細化の妨げとなる。この問題を解決するため、信号線上に更に層間絶縁膜を設け、この上層に画素電極を設ける事で画素電極と信号線の短絡を避けつつ画素電極と信号線の距離を小さくする、あるいは信号線と画素電極を重ねるといった方法がとられる場合がある。上記の信号線上の層間絶縁膜はSiO<sub>2</sub>あるいはポリイミド等の有機薄膜が用いられる。信号線上の層間絶縁膜は、その形成方法の簡便さ、誘電率の小ささ（信号線と画素電極の結合容量を小さくするため）、ストレスが小さい事による厚膜化の容易さ（誘電率と同じ理由による）、さらには膜表面の平坦性をSiO<sub>2</sub>よりも良くしやすいので表示品質が良い等の観点からポリイミドを用いるのが有利である。

## 【0004】

【発明が解決しようとする課題】図1に示した従来の液晶表示装置では、ドライバー回路がシールよりも外側にあるため装置自体が大きくなってしまい、また、取扱い中にドライバー回路を傷つけ易く故障を招き易いという問題があった。また、ドライバー回路がシールよりも外側にあるため、シールを横切る配線（信号線と走査線）が多く、特に、開口率を大きくするために信号線上に層間絶縁膜（以後第1の配線層と第2の配線層の間の層間絶縁膜を第1の層間絶縁膜、第2の配線層（信号線）上の層間絶縁を第2の層間絶縁膜とする）を設け、画素電極と信号線の絶縁を行う場合、第2の層間絶縁膜がポリイミドであると、ドライバー回路からの配線とポリイミドの界面を通じて水分が液晶中に浸入し、表示を劣化させるという問題があった。

## 【0005】

【課題を解決するための手段】本発明の液晶表示装置は、素子基板上に形成されたドライバー回路、素子駆動薄膜トランジスタ、信号線及び走査線を有機膜で覆い、前記有機膜上に画素電極を設ける事で信号線と画素電極を絶縁し、かつドライバー回路を、素子基板と対向基板を接合するシールの直下に配置した事を特徴とする。

## 【0006】

【実施例】以下に、本発明のドライバー回路内蔵アクティブマトリクス型液晶表示装置とその製造工程について実施例に基づき詳しく説明する。

【0007】図2に本実施例の液晶表示装置の構造を示す。図2（a）は本実施例の液晶表示装置の外観図であり、図2（b）、図2（c）はそれぞれ図1（a）のA-A、B-Bにおける縦断面図である。透明な素子基板201上には表示領域202、ドライバー回路203、外部接続端子204、コモン端子205およびこれらを接続する配線等が形成されており、シール206によって素子基板201と対向基板207が接合され、両基板間

に液晶が封入されている。この時、ドライバ回路203とシール206とが重なる配置とする。表示領域202には画素駆動トランジスタ208、画素電極209、走査線と画素駆動トランジスタ208及びドライバ回路203のゲート電極を含む第1の配線層211、信号線を含む第2の配線層212が形成され、第1の配線層211と第2の配線層212は第1の層間絶縁膜213で、また、第2の配線層212と画素電極210は第2の層間絶縁膜214で絶縁されている。素子基板201上には、さらに液晶を配向するための配向膜215が形成されている。コモン端子205と対向基板207上の共通電極216は導通剤217で電気的に接続され共通電極216の電位が制御される。対向基板207上には共通電極216の他に配向膜215と必要に応じて遮光膜218及びカラーフィルターが予め形成されている。

(本実施例ではカラーフィルターは省略してある。) 対向基板207上の共通電極216のシール206と重なる部分は、製造工程上は取り除かずにおくのがよいが、取り除くことで素子基板201上のドライバ回路203と共通電極216がシール206中のゴミ等により短絡することを防げるため、取り除いても良い。

【0008】次に、本実施例の液晶表示装置の製造工程を図3を用いて説明する。図3は本実施例の液晶表示装置の構造を説明した図2(b)に相当する部分の縦断面で製造工程を説明する図である。

【0009】まず、素子基板301上に画素駆動トランジスタ302、ドライバ回路303を形成する。走査線及び画素駆動トランジスタ302とドライバ回路303のゲート電極を含む第1の配線層304、第1の層間絶縁膜305、信号線を含む第2の配線層306をこの時形成する(図3(a))。本実施例では画素トランジスタ302とドライバ回路303は多結晶シリコン薄膜トランジスタで構成される。第1の配線層304には多結晶シリコンを用いるが、金属シリサイドあるいは金属を用いても良く、第1の層間絶縁膜305はシリコン酸化膜( $\text{SiO}_2$ )かシリコン窒化膜( $\text{Si}_3\text{N}_4$ )、あるいはそれらの多層膜である。第2の配線層306には通常アルミニウム(A1)合金(銅とシリコンを含む)を用いる。

【0010】次に、素子基板301上に第2の層間絶縁膜307を形成し、その上に画素電極308を形成し、画素駆動トランジスタ302に第2の層間絶縁膜307に開けたコンタクト孔を通じて接続する。さらに配向膜309を形成する(図3(b))。第2の層間絶縁膜307はここではポリイミド薄膜であるが、他の樹脂薄膜でも比較的耐熱性が高く、透明であれば用いる事が出来る。画素電極308は酸化インジウムスズ(ITO)である。また配向膜309もポリイミド薄膜であり、形成は印刷技術(フレキソ印刷等)を用いて行い、液晶を配向するために必要な部分にのみ形成する。配向膜309

の形成はスピンコート法で行うこともある。画素電極308の形成時にITOのエッチングを王水系のエッチング剤(少なくとも硝酸と塩酸を含む水溶液)で行う場合、第2の配線層306(A1合金)はITOのエッチング剤に触れると腐食するので、第2の配線層306上には少なくとも第2の層間絶縁膜307かITO(画素電極308)があるようにしておく。ITO(即ち画素電極308)を例えば水素やメタンを含むプラズマ中でエッチング成形する場合には第2の配線層306は露出していなくてもかまわない。本実施例ではITO(画素電極308)のエッチングは王水系のエッチング剤で行い、第2の配線層306を露出させる必要のある部分、即ち外部接続端子(図2(a)の204)はその上の第2の層間絶縁膜307を後の工程であらためて除去する。外部接続端子を露出するためには、画素電極の形成後、フォトリソグラフ技術で第2の層間絶縁膜307を取り除く方法と、素子基板301と対向基板311を接合した後、酸素プラズマ等を用いて対向基板311よりも外側の第2の層間絶縁膜を除去する方法がある。

【0011】配向膜309を形成した素子基板301はシール310で対向基板311と接合し、液晶312を封入する。シール310はドライバ回路303上に重なるように形成する。さらに酸素プラズマ313で第2の配線層306上の第2の層間絶縁膜307を取り除くことで外部接続端子を露出し(図3(c))、外部回路と接続して液晶表示装置を完成する。シール310の下第2の層間絶縁膜307は取り除かずに残すことで、シールに含まれることのあるギャップ材からドライバ回路を保護することが出来る。

【0012】

【発明の効果】本発明の液晶表示装置では、信号線と画素電極がポリイミドを層間絶縁膜として別層に形成されることで開口率が大いいうえに、素子基板表面が平坦なため液晶の配向の乱れが無く高品質な表示が得られる。さらに素子基板上のドライバ回路がシールの下にあるためドライバ回路から画素領域に延びる延べ数百本に及ぶ信号線や走査線がシールを横切ることがなく、シールを横切る配線を外部接続端子からドライバ回路につながる電源線、クロック線、ビデオ信号線など高々数十本と従来比べ格段に少なくできるので、シールを横切る配線とポリイミドの界面から浸入する水分を格段に少なくでき、信頼性が高い。また、ドライバ回路がシールの下にあるのでドライバ回路がシールの外にある場合に比べて装置を小型にできる効果もある。

【図面の簡単な説明】

【図1】従来のドライバ回路内蔵のアクティブマトリクス型液晶表示装置の構造図。

【図2】本発明のドライバ回路内蔵のアクティブマトリクス型液晶表示装置の構造図。

【図3】本発明のドライバ回路内蔵のアクティブマト

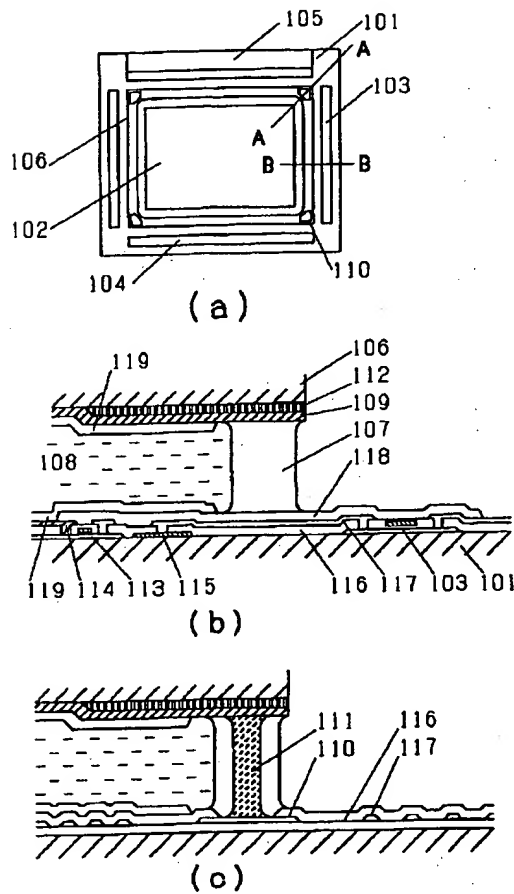
リクス型液晶表示装置の製造方法を説明する工程図。

【符号の説明】

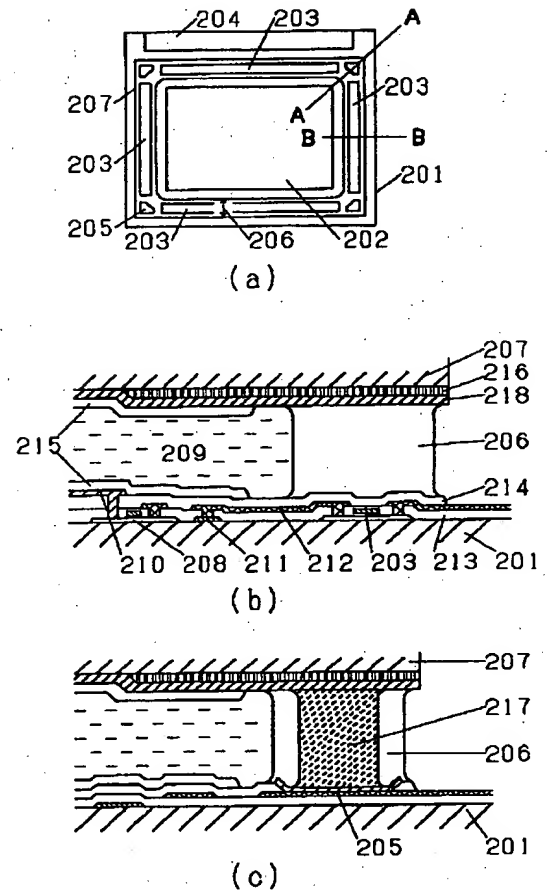
101、201、301	…素子基板
102、202	…表示領域
103、104、203、303	…ドライバー回路
105、204	…外部接続端子
106、207、311	…対向基板
107、206、310	…シール
108、209、312	…液晶
109、218	…共通電極
110、205	…コモン端子
111、217	…導通剤

112、216	…遮光層
113、207、302	…画素駆動トランジスタ
114、210、308	…画素電極
115、211、304	…第1の配線層
116	…層間絶縁膜
117、212、306	…第2の配線層
118	…液晶保護絶縁膜
119、215、309	…配向膜
213、305	…第1の層間絶縁膜
214、307	…第2の層間絶縁膜
313	…酸素プラズマ

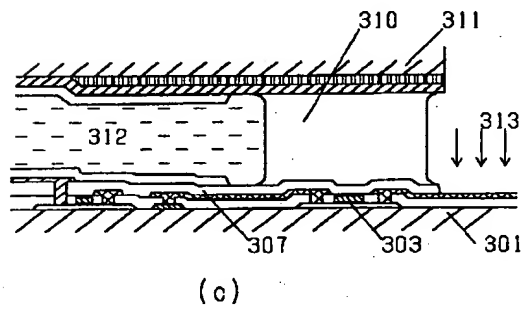
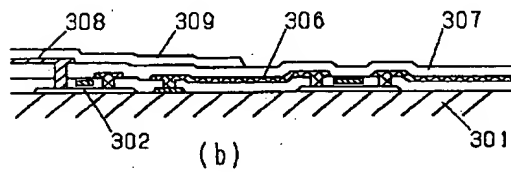
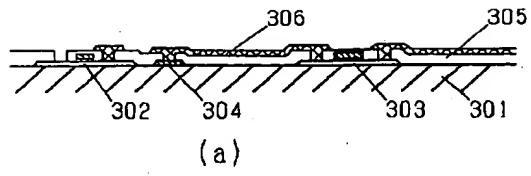
【図1】



【図2】



【図3】



【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第6部門第2区分  
【発行日】平成11年(1999)11月26日

【公開番号】特開平6-258662  
【公開日】平成6年(1994)9月16日  
【年通号数】公開特許公報6-2587  
【出願番号】特願平5-41458  
【国際特許分類第6版】

G02F 1/136 500  
1/1345

【F1】

G02F 1/136 500  
1/1345

【手続補正書】

【提出日】平成11年4月16日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】 一対の基板間のシール部の内側に液晶が挟持されてなり、前記一対の基板の一方の基板の前記シール部の内側にはトランジスタと画素電極とを有し、前記一方の基板のシール部に対向する領域には前記トランジスタを駆動する駆動回路が配置されてなり、前記トランジスタ及び前記駆動回路には有機膜が配置されてなり、前記一対の基板の他方の基板上には前記画素電極と前記シール部に対向する領域に対向電極が配置されてなり、前記駆動回路には前記画素電極が取り除かれてなることを特徴とす

る液晶表示装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正内容】

【0005】

【課題を解決するための手段】本発明は、一対の基板間のシール部の内側に液晶が挟持されてなり、前記一対の基板の一方の基板の前記シール部の内側にはトランジスタと画素電極とを有し、前記一方の基板のシール部に対向する領域には前記トランジスタを駆動する駆動回路が配置されてなり、前記トランジスタ及び前記駆動回路には有機膜が配置されてなり、前記一対の基板の他方の基板上には前記画素電極と前記シール部に対向する領域に対向電極が配置されてなり、前記駆動回路には前記画素電極が取り除かれてなることを特徴とする。